

大気チェレンコフ望遠鏡用 高速サンプリングASIC アナログメモリーセルの開発

遠山 健、大石 理子、窪秀利^A、
田中真伸^B、中山 幸一、吉越 貴紀
東大宇宙線研、A:京大理、B:高工研
2010年物理学会@岡山

目次

- 解像型大気チェレンコフ望遠鏡の観測システム
- Analog Memory Cellについて
- 開発のメリット
- Analog Memory Cellの設計
 - 目標仕様
 - スイッチングスピード・アナログ帯域・精度
- パラメータの決定方法
- まとめと今後の予定

解像型大気チェレンコフ望遠鏡の観測システム

～ガンマ線検出までの流れ～

γ 線が大気に入射

空気シャワー現象

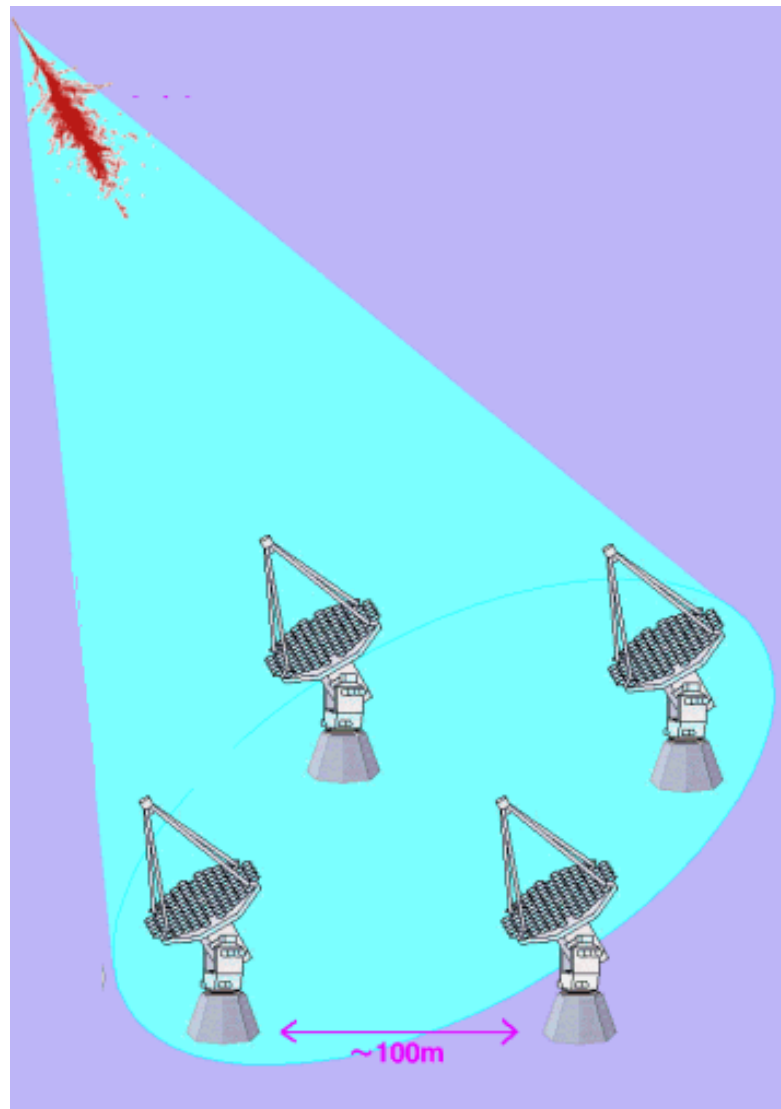
チェレンコフ光を発光

鏡で集光

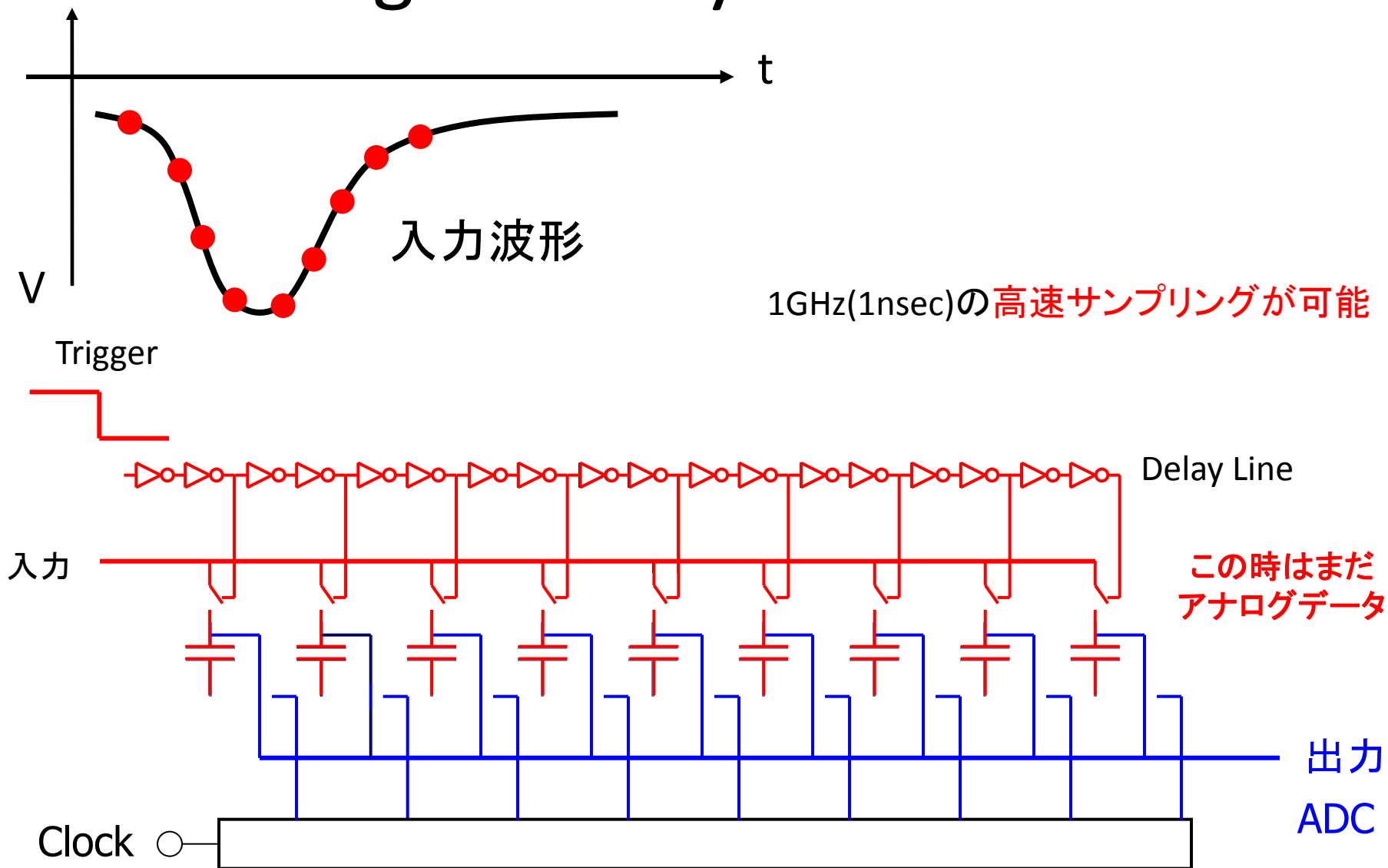
光電子増倍管で検出

光電子増倍管からのアナログ信号をデジタル信号に変換する

チェレンコフ光の光量を
精度よく検出する必要がある

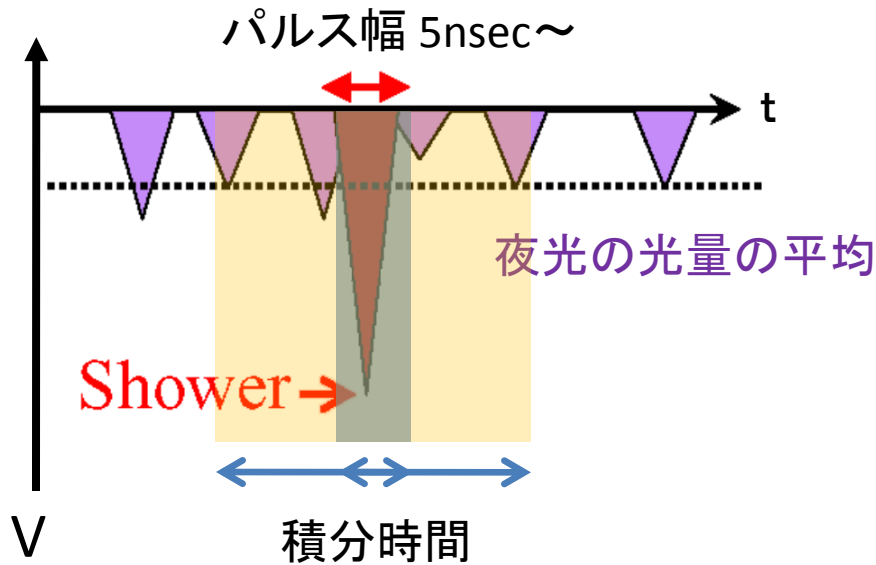


Analog Memory Cellについて



- あとで各capacitorの電荷をAD変換 (MAX50MHzを予定)

Analog Memory Cell開発のメリット



積分時間がパルス幅と比べ長いと夜光の影響が大きくなり、S/N比が低下する

波形サンプルすることで積分時間を必要最小限にし、夜光の影響を低減できる

開発のメリット

夜光の影響を低減できる

低消費電力 ~70 mW/channel
(1GHz FADCならば数W/channel)

コンパクト 4mm*4mm / channel

Analog Memory Cellの設計

目標仕様

サンプリングスピード : 1GHz (1ns)

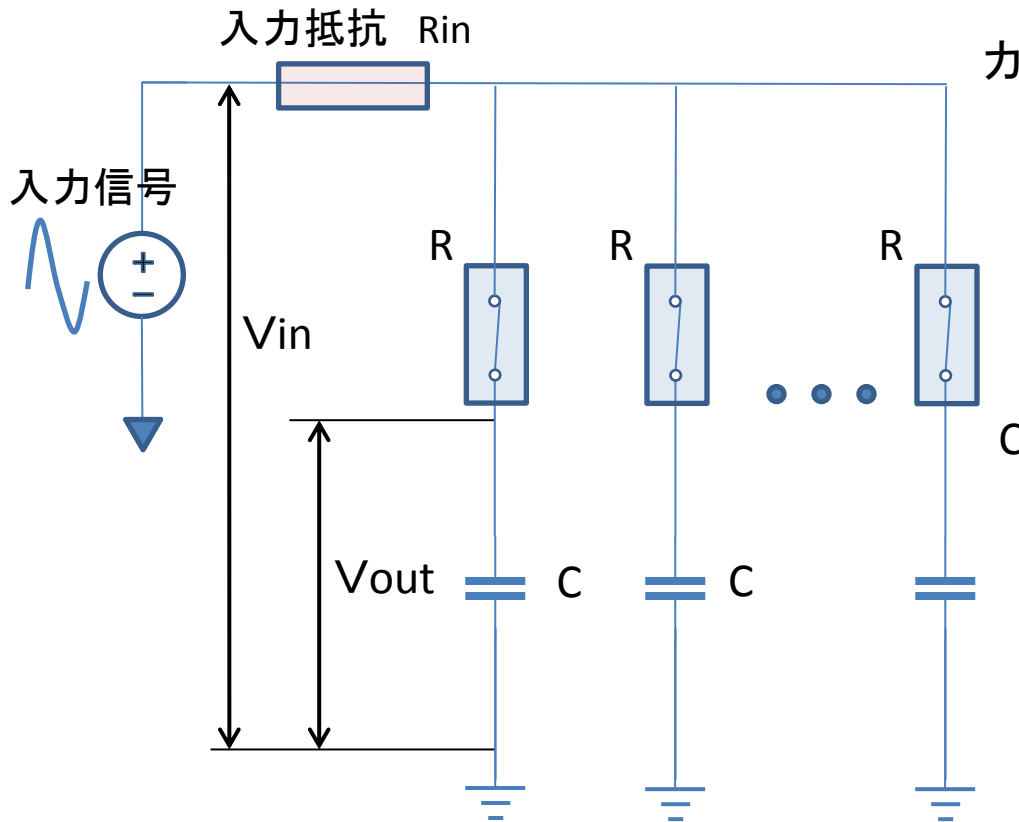
アナログ帯域 : 500MHz

分解能 : 12bits

- ・KEKで共同開発
- ・0.25umのプロセスで作成
- ・hspiceSを用いたシミュレーションによりAMCの設計をした
- ・今回の試作の試験結果を元に最終版を作成

アナログ帯域

AMCの解析モデル



$$\frac{V_{out}}{V_{in}} = \frac{1}{1 + j\omega RC + j\omega NCR_{in}}$$

カットオフ周波数

$$f = \frac{1}{2\pi(RC + NR_{in}C)}$$

C : キャパシター1コの容量

R : CMOSスイッチのON抵抗

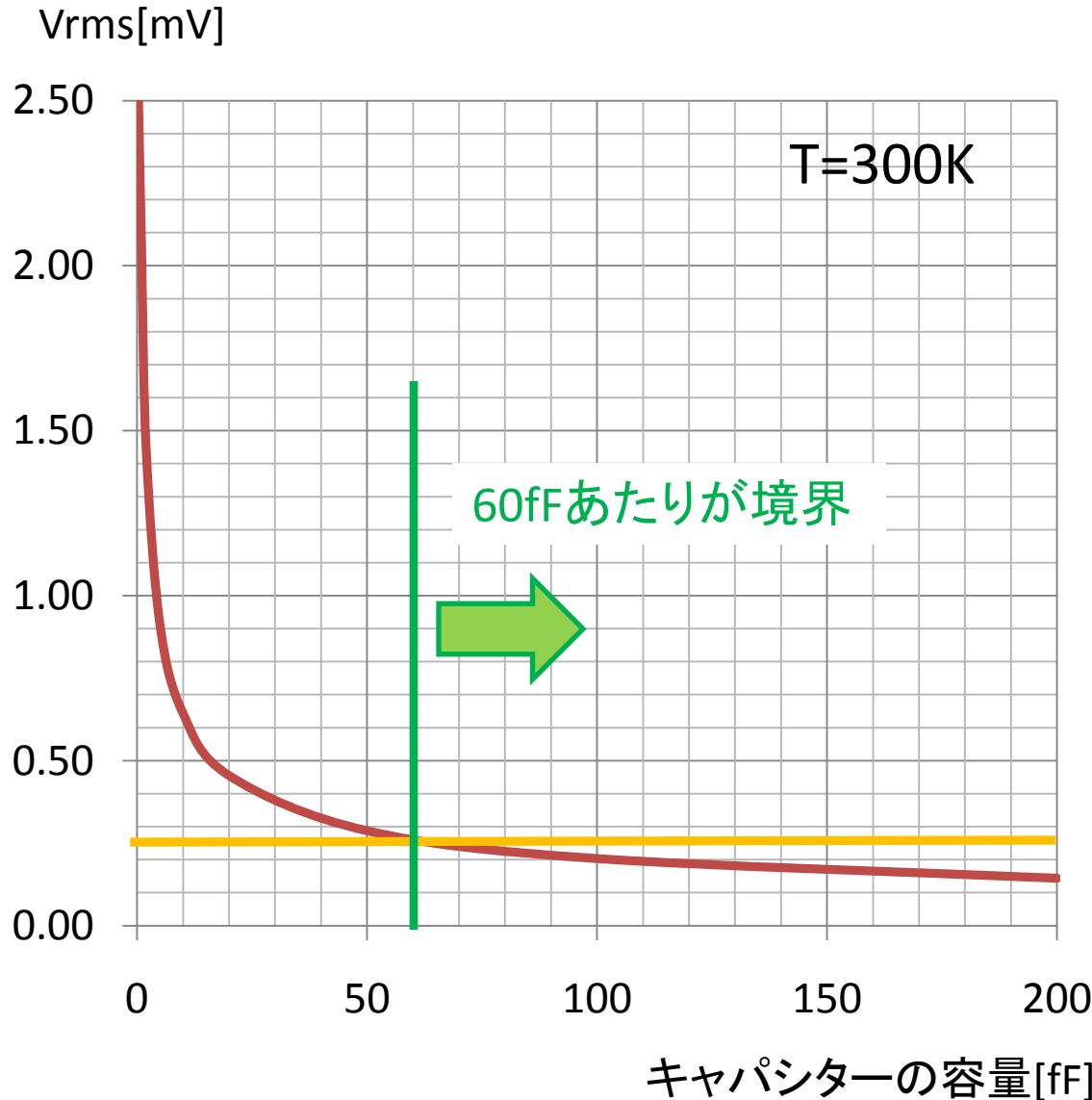
N : 入力と接続しているセルの数

R_{in} : AMCの入力抵抗

- N と R_{in} は外部から制御可能。
- R_{in} は消費電力の点から100～150Ω
- Nは原理的には1まで下げることができる

製造後変更不可能なRとCの条件を中心に考慮していく。

キャパシタの熱ノイズ



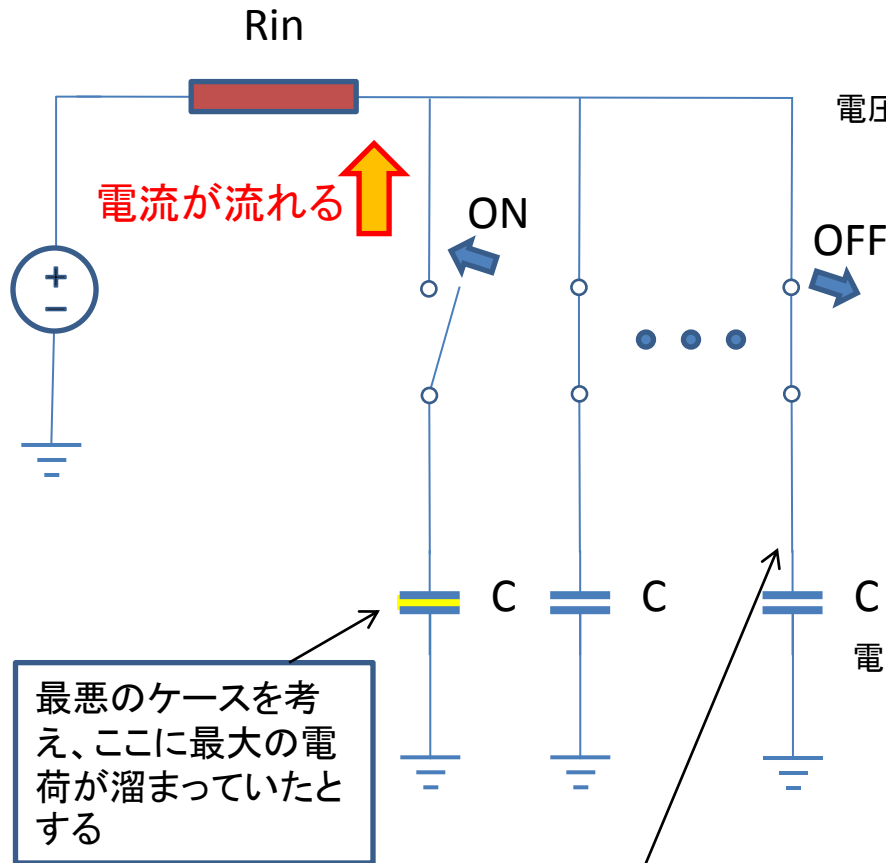
$$v_{rms} = \sqrt{\frac{kT}{C}}$$

容量を小さくするほどノイズの大きさが増大

ダイナミックレンジ1V
12bitの精度を持たせる
ならば $1/2^{12}$
0.25mVにする

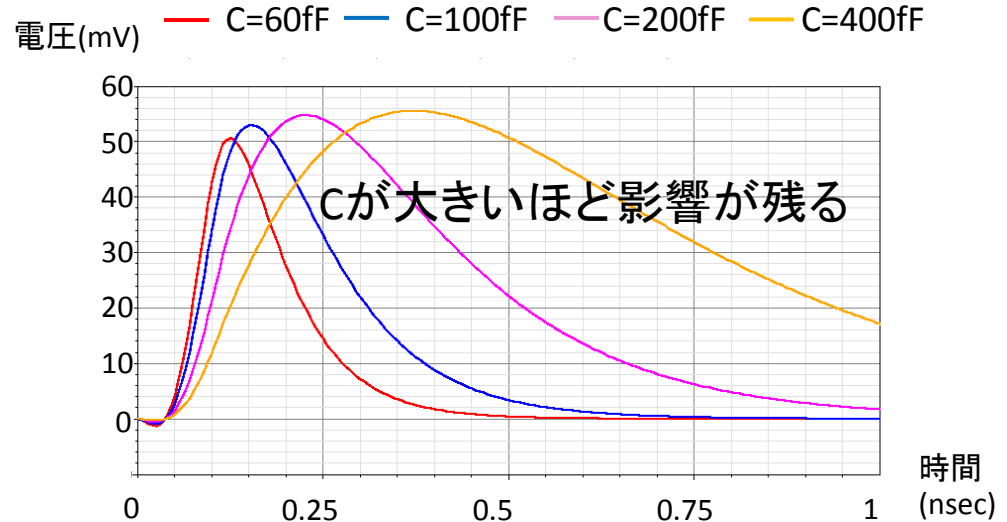
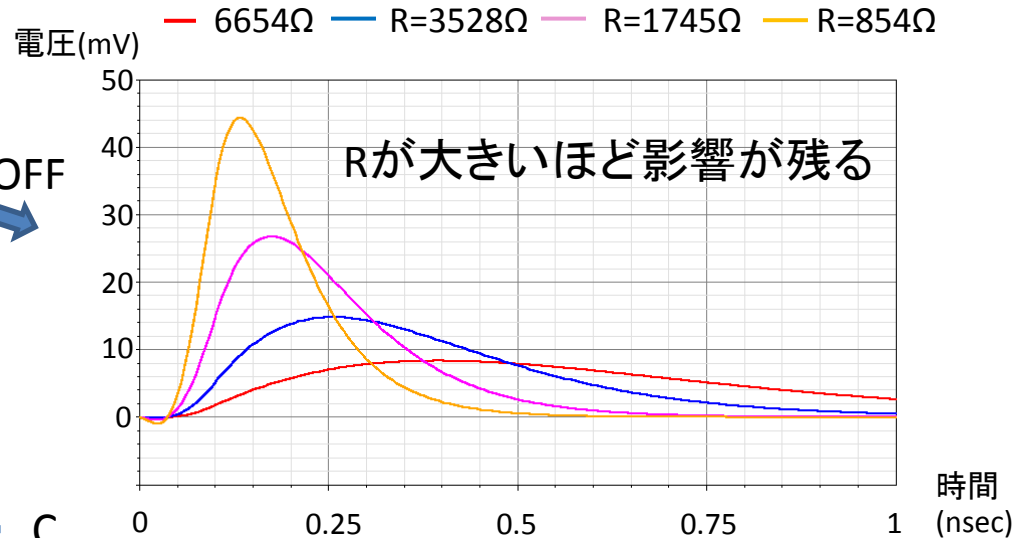
12bitの精度を
を持たせるには容量を
60fFより大きく設計する

スイッチON時の過渡現象



1n秒後OFFになるキャパシターの電圧を0.25mV以下にする

hspiceSでのシミュレーション結果

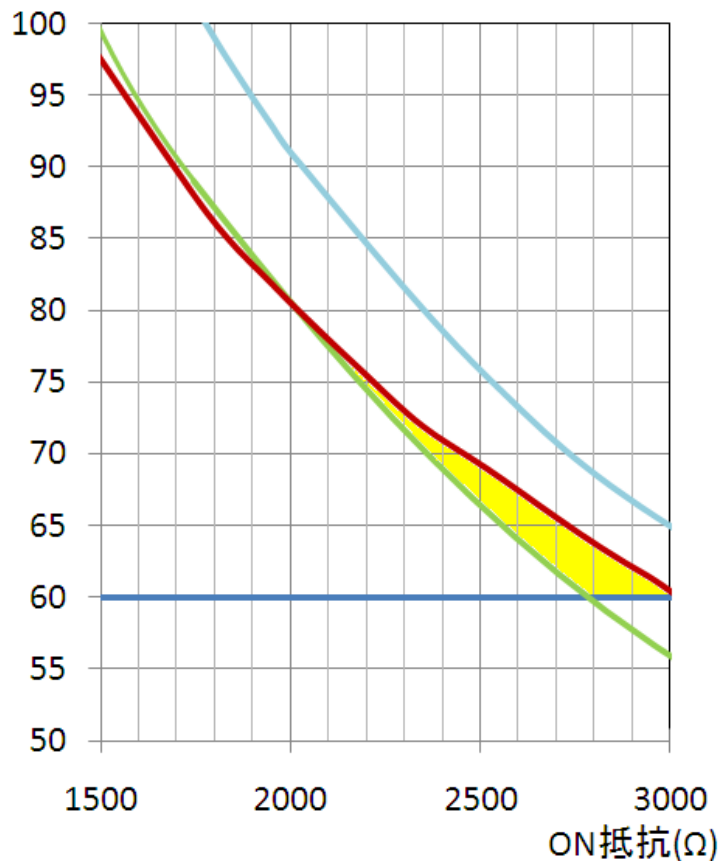


パラメータの決定方法(1)

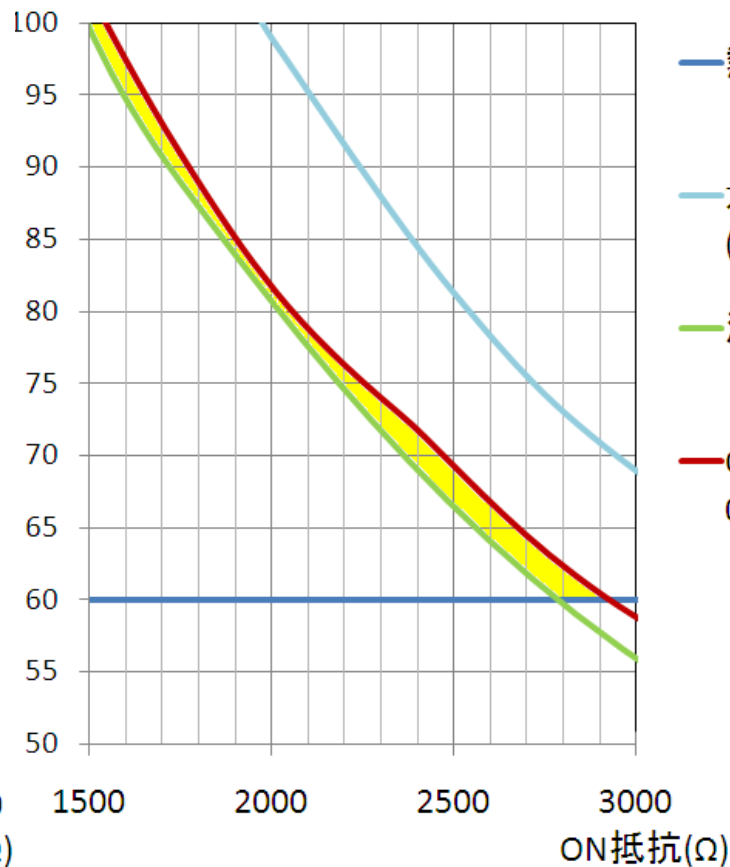
N=5, Rin=100Ωのときの領域

N=2, Rin=150Ωのときの領域

キャパシター1つの容量(fC)



キャパシター1つの容量(fC)



— 熱ノイズ (計算式)

— カットオフ周波数700MHz (計算式)

— 浮遊容量 (シミュレーション)

— ONによる影響 1nsec時の電圧 0.25mV (シミュレーション)

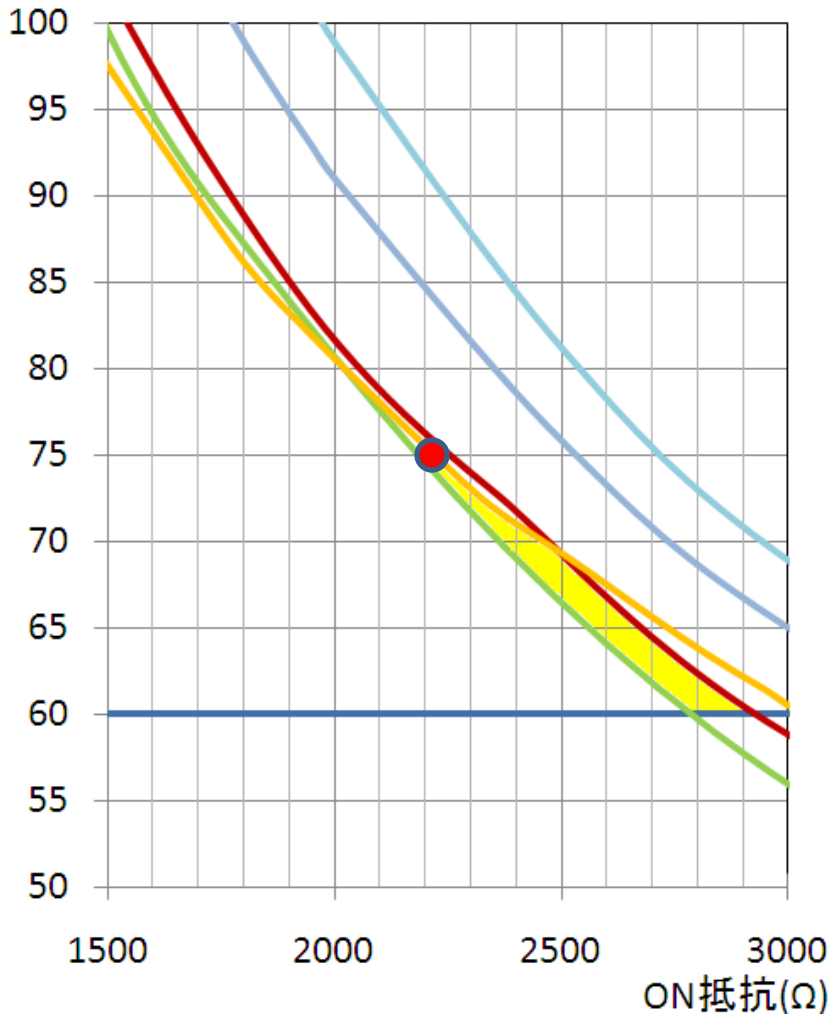
N=10では黄色の領域がなくなってしまう。

N=5, Rin=100Ω N=2, Rin=150Ω の共通の領域を見る。

パラメータの決定方法(2)

N=5,Rin=100,N=2,Rin=150の共通領域

キャパシター1つの容量(fC)



— 熱ノイズ (計算式)

— 浮遊容量 (シミュレーション)

— N=2 Rin=150Ω カットオフ周波数700MHz (計算式)

— N=2 Rin=150Ω ONによる影響 1nsec時の電圧0.25mV (シミュレーション)

— N=5 Rin=100Ω カットオフ周波数700MHz (計算式)

— N=5 Rin=100Ω ONによる影響 1nsec時の電圧0.25mV (シミュレーション)

N=5 Rin=100ΩとN=2 Rin=150Ωの
共通領域の中から試験チップを制作する。

● R=2200Ω、C=75fFで試作予定

まとめと今後の予定

- AMCのデータ収集システムの利点
 - FADCよりも低消費電力
 - コンパクト
 - 夜光の影響を抑えることができる
- 4月中にレイアウトを半導体工場に提出
- その後、性能評価試験を行う