

# 月例報告書 # 2(2005年7月)

## 「FIR,IIRフィルタの作成 理論値と実験値の比較」

中川憲保

平成 17 年 8 月 2 日

### 1 伝達関数の評価

先月、DSP の through 特性評価を終えて、今月は DSP を用いたデジタルフィルタの作成に取りかかった。基本的なフィルタとして、FIR フィルタ、IIR フィルタを作成した。

#### 1.1 FIR フィルタ

まず、デジタルフィルタ作成の第一歩として FIR フィルタの作成を行った。今回作成したフィルタの形式は移動平均を取るタイプで、10 個のデータ点の平均を取り重みは一切つけていない。具体的にはその時のデータと、1つ前、2つ前、...、10 個前のデータを足しあわせて 10 で割っている。高周波になるほど平均化で小さくなるのでローパスフィルタとなる。伝達関数の理論式としては以下のようになる。

$$H(f) = \frac{1}{N} \sum_{n=0}^{N-1} \text{Exp}(-i2\pi fnT) \times \text{Exp}(-i2\pi f \times 21.7 \times 10^{-6}) \quad (1)$$

ここで  $N$  は移動平均を取る数で今回は 10、 $T$  はサンプリングタイムで今回は  $1/200 \times 10^3 \text{sec}$ 、 $f$  は周波数である。それから後ろの  $\text{Exp}$  は前回求めた Through の時の DSP の位相遅れに対応する項である。

この FIR フィルタの計算値と実測値の伝達関数は図 1、図 2 の通りになった。図 1 が絶対値を比較したもの、図 2 が位相を比較したものである。

これらグラフからフィルタの設計はうまくいっていると見なせるので次の段階に進む事にする。

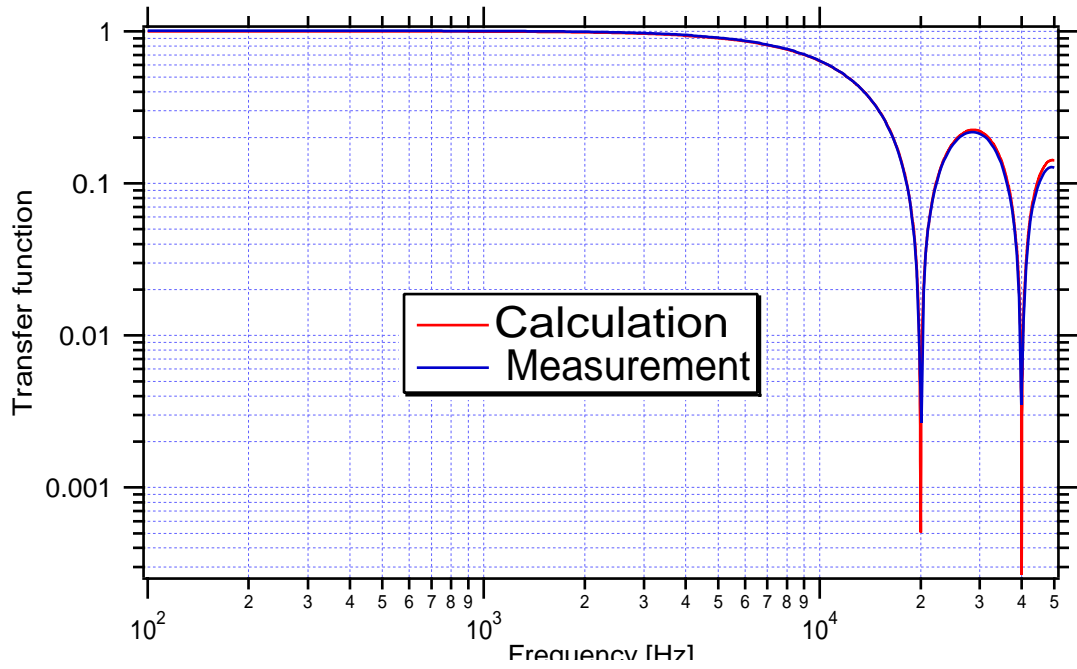


図 1: FIR フィルタ (絶対値)

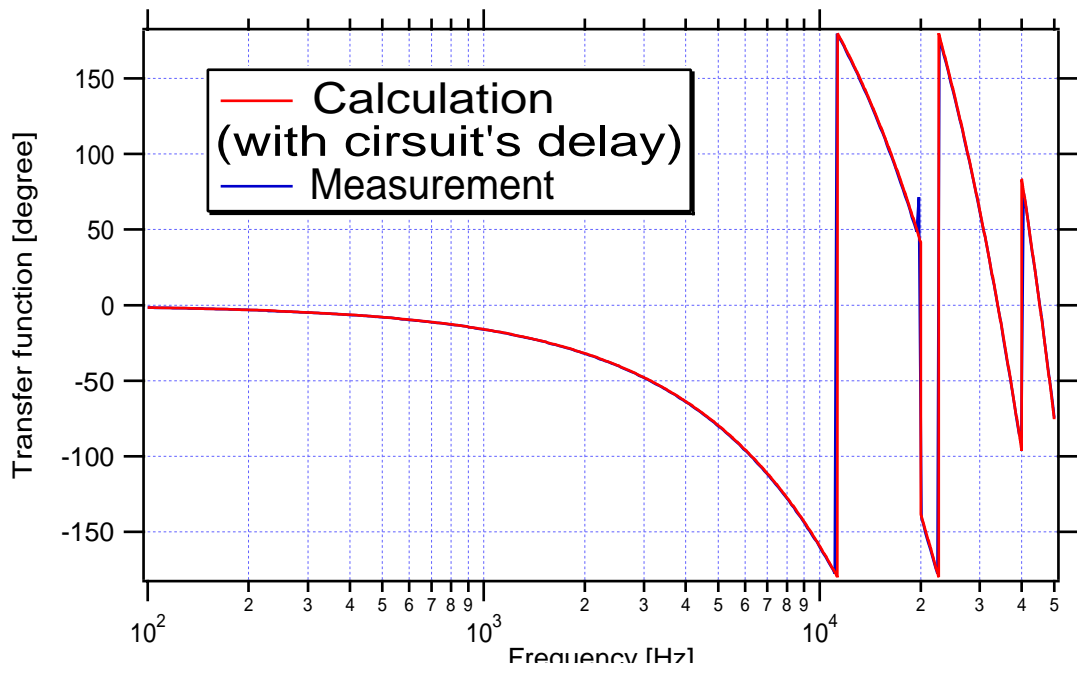


図 2: FIR フィルタ (位相)

## 1.2 IIR フィルタ

次にオーバーフローなど設計に注意は必要となってくるが、自由度が増す IIR フィルタの設計を行った。IIR フィルタではデータ点の値に重みをつけたり、演算を加える事で複雑なフィルタを実現している。<sup>1</sup> 今回はまず直接型という形式でフィルタを設計した。そのたフィルタの設定条件としては以下の通りである。

- 6次連立チェビシェフ LPF
- カットオフ周波数:25kHz
- サンプリングタイム:1/200 × 10<sup>3</sup>sec
- リップル:0.5dB
- 阻止帯域:-60dB

伝達関数の理論式としては以下のようになる。

$$H(f) = \frac{\sum_{m=0}^N b_m \text{Exp}(-i2\pi f m T)}{1 - \sum_{m=1}^N a_m \text{Exp}(-i2\pi f m T)} \times \text{Exp}(-i2\pi f \times 21.7 \times 10^{-6}) \quad (2)$$

ここで用いられた  $a_m, b_m$  は定数で今回の設計では次表と通りとなる。その他の定数の置き方は FIR フィルタを作った時と同じである。

m	$a_m$	$b_m$
0		4.8712920505 * 10 <sup>-03</sup>
1	4.2011702354	-1.7263837117 * 10 <sup>-03</sup>
2	-8.1432691579	8.7961132473 * 10 <sup>-03</sup>
3	9.0996078585	-5.6489228248 * 10 <sup>-04</sup>
4	-6.1390798418	8.7961132473 * 10 <sup>-03</sup>
5	2.3631076750	-1.7263837117 * 10 <sup>-03</sup>
6	-4.0623554819 * 10 <sup>-01</sup>	4.8712920505 * 10 <sup>-03</sup>

この IIR フィルタの計算値と実測値の伝達関数は図 3、図 4 の通りになった。図 3 が絶対値を比較したもの、図 4 が位相を比較したものである。

グラフから計算値と実測値がほぼ一致しているように見えるが、FIR フィルタの時と比べると、計算と実測には差がある。これはフィルタのプログラムによる delay によるものなのか、定数が完全でないためかはわからない。今後はにおいてはずれが生じる事を認識しつつフィルタの設計に取り組んでいく。

<sup>1</sup>今回 IIR フィルタの設計に苦労し、原因と対策は以下の通りである。

- 極が 1 より増える事により不安定になったので、不安定にならないよう設計した。
- DSP からデータを取ってくるのにこれまでは unsigned で取ってきていたが IIR フィルタの設計になって unsigned ではうまくいかずこの命令を取り除いた。ただ、出力時には unsigned が残ってても問題は無かった。原因はまだよくわかっていない。
- オーバーフローが発生してしまうので、対策プログラムを作成中。ただ、計算過程で delay が起きるのか、対策プログラム自体がノイズ源になってしまうので調査中である。

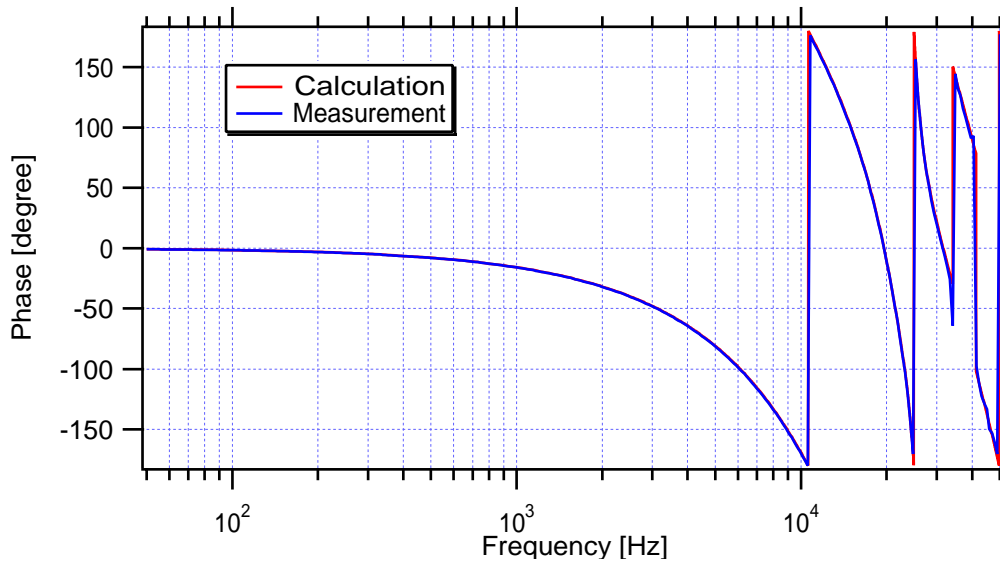


図 3: IIR フィルタ (絶対値)

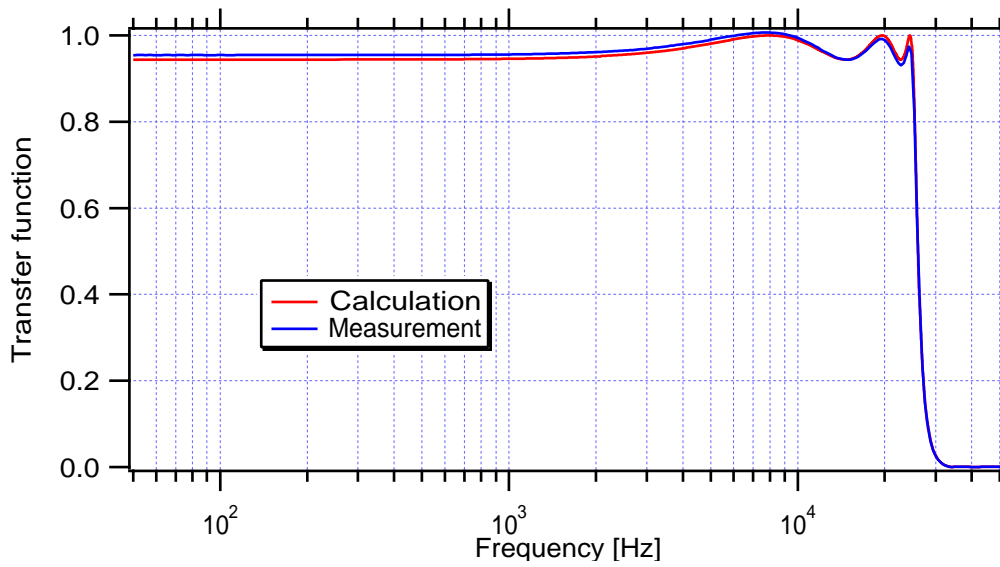


図 4: IIR フィルタ (位相)

## 2 来月の予定

- デジタルフィルタの多チャンネル化、切り替え化
- Demodulator に関するまとめのドキュメント作成
- CLIO 用 Demodulator の仕様書作成
- AMALDI6 の proceeding 作成 (8月末まで)